4 தர்க்க வாயில்களும் பூலியன் கோவைகளும்

இப் பாடத்தைக் கற்ற பின்னர் நீங்கள்,

- இலத்திரனியலில் பயன்படுத்தப்படும் குறி மட்டங்களை அறிந்துகொள்ளவும்
- அடிப்படைத் தர்க்க வாயில்கள் கூட்டுத் தர்க்க வாயில் குறியீடுகளை இனங்காணவும்
- பூலியன் கோவைகளை மெய்நிலை அட்டவணை மூலம் குறிக்கவும்
- பூலியன் கோவைகளுக்குரிய இலக்கச் சுற்றுக்களை வரையவும்
- அடிப்படைத் தர்க்க வாயில்களின் உதவியுடன் கூட்டுத் தர்க்க வாயில்களை நிர்மாணிக்கவும்
- இலக்கச் சுற்றுக்களுக்குரிய பூலியன் கோவைகளை எழுதி, அவற்றுக்குரிய மெய்நிலை அட்டவணையைக் கட்டியெழுப்பவும்
- ஒருங்கிணைந்த சுற்று என்றால் என்ன என அறிந்து கொள்ளவும்
- தர்க்க வாயில்களின் நடைமுறைப் பிரயோகங்களைக் குறிப்பிடவும்

என்பன பற்றிய விளக்கத்தைப் பெறுவீர்கள்.

4.1 அறிமுகம்

பொதுவாக, தர்க்கத்தைப் பயன்படுத்தி யாதேனும் ஒன்றை மேற்கொள்ளும் அன்றாட வாழ்க்கையில், உயிரினங்களுக்கிடையேயான தகவல் தொடர்பு பலவிதமான வடிவங்களில் நிகழ்கிறது. வெகு காலத்திற்கு முன்னர் பயன்படுத்தப்பட்ட தகவல் தொடர்பு முறையாகிய பறை இசைத்தல் (ஒலி எழுப்புவது) மூலம் ஒரு செய்தி வெளியிடப்படுகிறது என்ற குறிப்பை மனிதர்களுக்கு வெளியிடுகிறது. மேலும், ஒரு புகைவண்டி நிலையத்தில் நிறுத்தப்பட்டுள்ள புகைவண்டி பயணத்தைத் தொடங்குவதற்காக, புகைவண்டி காவலர் விசில் சத்தம் எழுப்பி, பச்சைக் கொடியை அசைத்து ஒரு சமிக்ஞையை வெளியிடுகிறார். புகைவண்டி புறப்படுவதற்கு சமிக்ஞை விளக்கில் பச்சை விளக்கு எரிந்து கொண்டிருக்க வேண்டும். சிவப்பு விளக்கு எரிந்தால், புகைவண்டி நிறுத்தப்பட வேண்டும்.

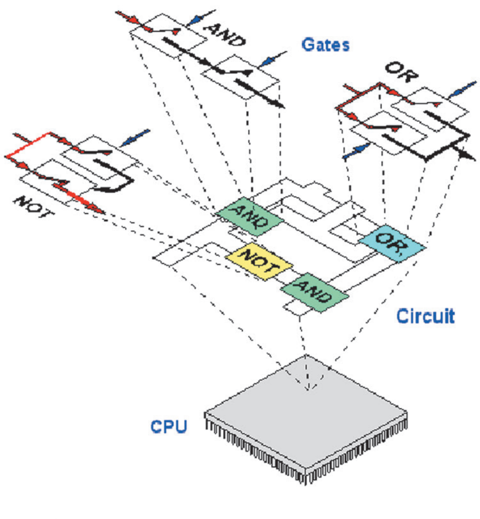
ஒரு பாதுகாப்புப் பெட்டகத்தைத் (Safe) திறக்க இரண்டு சாவிகள் பயன்படுத்தப்பட்டால், அந்தப் பெட்டகத்தைத் திறக்க இரண்டு சாவிகளும் தேவைப்படும். மேலும், நீங்கள் ஒரு காரில் பயணத்தைத் தொடங்கும் முன், காருக்குள் ஏறிக் கதவுகளைச் சரியாக மூடுவது அவசியம். இதில் காரின் ஒரு கதவு கூட சரியாக மூடப்படாமல் இருந்தால், அது குறித்து ஓட்டுநருக்குத் தெரிவிக்க வாகனத்தின் விளக்கு எரிவதன் மூலமோ

அல்லது சத்தம் எழுப்புவதன் மூலமோ ஒரு சமிக்ஞை வெளியிடப்படும். அனைத்துக் கதவுகளும் மூடப்பட்ட பிறகு இந்தச் சமிக்ஞை நிறுத்தப்படும். மேலும் நீங்கள் காரின் இருக்கையில் அமர்ந்தால், சீட் பெல்ட்டை அணிய வேண்டும். இல்லையெனில், அதைப் பற்றிக் காரே ஒரு சமிக்ஞையை வெளியிட்டுத் தெரிவிக்கும். இவ்வாறு சாதாரண வாழ்க்கையில் நாம் சமிக்ஞைகளைப் பயன்படுத்துவதைப் போலவே கணினியும் சமிக்ஞைகளைப் பயன்படுத்துகிறது.

4.2 தர்க்கச் சுற்றுகள் (Logic Circuits)

இருநிலை இலக்கங்களின் (Binary Digits) அடிப்படையில், சில தர்க்க நிலைகளை (Logic States) உருவாக்கவும், அதன் மூலம் சில முடிவுகளை எடுக்கவும் கூடிய சுற்றுகள் தர்க்கச் சுற்றுகள் (Logic Circuits) என வரையறுக்கப்படுகின்றன. ஒரு கணினி என்பது சிக்கலான இலக்கவியல் சுற்றுகளின் (Complex Digital Circuits) தொகுப்பால் ஆனது. இந்த மின்னணுச் சுற்றுகள், தர்க்க வாயில்கள் (Logic Gates) எனப்படும் அடிப்படைத் தர்க்கச் சுற்றுகள் பலவற்றைத் தேவைக்கேற்ப ஒன்றோடொன்று இணைப்பதன் மூலம் உருவாக்கப்படுகின்றன.

மைய முறைவழியாக்கல் அலகு (Central Processing Unit) என்பது அதிக எண்ணிக்கையிலான தர்க்க வாயில்கள் இணைக்கப்பட்டு உருவாக்கப்பட்டுள்ளது. உரு 4.1-இல், AND, OR, மற்றும் NOT ஆகிய அடிப்படைத் தர்க்க வாயில்கள் இணைக்கப்பட்டு உருவாக்கப்பட்ட ஒரு சுற்று காட்டப்பட்டுள்ளது.



உரு 4.1 அடிப்படைத் தர்க்க வாயில்கள் கொண்ட சுற்று

ஒரு தர்க்க வாயில் (Logic Gate) என்பது, அதற்கு அளிக்கப்படும் ஒரு உள்ளீடு அல்லது பல உள்ளீடுகளைக் கருத்தில் கொண்டு, அதற்கான வெளியீட்டை வழங்குவதே ஆகும்.

தர்க்க வாயில்களை உருவாக்குவதற்குப் பல தொழில்நுட்ப முறைகள் உள்ளன, அவற்றின் உள் சுற்றுகள் திரிதடையங்கள் (Transistors), இருவாயிகள் (Diodes), மற்றும் மின்தடையங்கள் (Resistors) போன்ற கூறுகளால் ஆனவை.

தர்க்க வாயில் சுற்றுகள் பயன்படுத்தப்படும் விதத்தின் அடிப்படையில், அவற்றை இரண்டு பகுதிகளாகப் பிரிக்கலாம்:

1. அடிப்படைத் தர்க்க வாயில்கள் (Basic Logic Gates)
2. கூட்டுத் தர்க்க வாயில்கள் (Combinational Logic Gates)

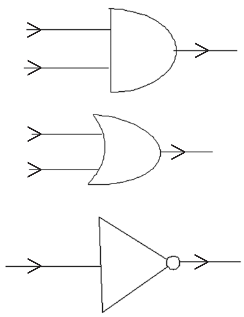
4.3 அடிப்படை தருக்க வாயில்கள்

பூலியன் செய்கைகளான AND, OR, NOT ஆகியவற்றைப் பௌதிக ரீதியாக எடுத்துரைக்க அடிப்படைத் தர்க்க வாயில்கள் பயன்படுத்தப்படும். அடிப்படைத் தர்க்க வாயில்கள் மூன்று வகைப்படும் அவை வருமாறு:

1. AND வாயில் (AND gate)

2. OR வாயில் (OR gate)

3. NOT வாயில் (NOT gate)

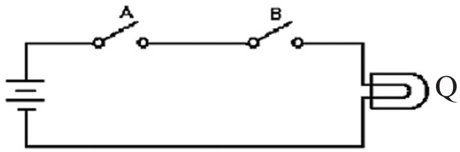


4.3.1 AND வாயில் (AND gate)

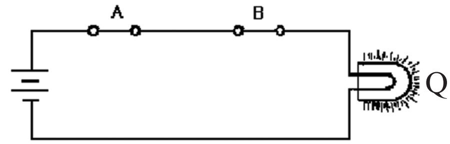
AND தர்க்கத்தை விளங்கிக் கொள்ளவெனப் பின்வரும் உதாரணங்களைக் கருத்திற் கொள்வோம்.

உங்களது கணினி ஆய்வுகூடக் கதவிற்குத் திறப்பு மற்றும் ஆமைப்பூட்டு இடப்பட்டு பூட்டப்பட்டிருப்பின் கதவைத் திறப்பதற்கு கதவிலுள்ள பூட்டின் திறப்பு, ஆமைப்பூட்டின் திறப்பு ஆகியன இரண்டும் அவசியமாகும். இந்த இரண்டு சாவிகளையும் பயன்படுத்தினால் மட்டுமே அந்தக் கதவைத் திறக்கமுடியும். கதவிலுள்ள பூட்டின் திறப்பு அல்லது ஆமைப்பூட்டின் திறப்பு ஆகியவற்றுள் ஒன்றை மட்டும் பயன்படுத்தி அந்தக் கதவை திறக்க முடியாது. மேலும் சாவிகள் இன்றியும் அந்த கதவைத் திறக்க முடியாது.

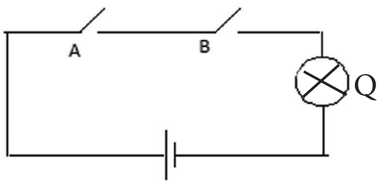
AND செய்கையை விளங்கிக்கொள்ள கீழே தரப்பட்டுள்ள தொடர்நிலையிலான மின்னணுச் சுற்றினைக் கருதுவோம்.



உரு 4.2 A , B ஆகிய பெய்ப்புகளின் தர்க்கச் சந்தர்ப்பம் 0 ஆகவுள்ளதான மின்னணுச்சுற்று



உரு 4.3 A , B ஆகிய பெய்ப்புகளின் தர்க்க சந்தர்ப்பம் 1 ஆகவுள்ளதான மின்னணுச்சுற்று



உரு 4.4 AND தருக்க வாயிலினுள்ள மின்னணுச்சுற்று

இங்கு A, B ஆகிய ஆளிகளும் Q எனும் மின்குமிழும் உலர்கலம் மூலம் தொடர்நிலையில் இணைக்கப்பட்டுள்ளன. இரண்டு ஆழிகளையும் உள்ளீடாகவும் மின்குமிழை வெளியீடாகவும் கொள்வோம்.

இங்கு A, B ஆகிய ஆளிகள் இரண்டும் மூடிய நிலையில் உள்ளபோது மின்குமிழ் ஒளிரும். A அல்லது B ஆகிய ஆளிகளுள் ஒன்று மட்டும் மூடிய நிலையில் உள்ள போது மின்குமிழ் ஒளிராது. மேலும், இரண்டு ஆளிகளும் திறந்த நிலையில் உள்ளபோதும் மின்குமிழ் ஒளிராது. இந்தச் செயன்முறையைப் பின்வருமாறு அட்டவணைப்படுத்தலாம்.

ஒவ்வொரு ஆளியும் மூடியுள்ள சந்தர்ப்பம் அல்லது மின்குமிழ் ஒளிரும் சந்தர்ப்பத்தை '1' எனும் தர்க்கம் மூலமாகவும் (உரு 4.3 இனைப் பார்க்க) ஒவ்வொரு ஆளியும் திறந்துள்ள நிலை அல்லது மின்குமிழ் ஒளிராத நிலை '0' எனும் தர்க்கம் மூலமாகவும் (உரு 4.2 இனைப் பார்க்க) வகைகுறிக்கும்போது AND தர்க்கப் வாயிலின் உள்ளீடு, வருவிளைவு ஆகியன பின்வரும் அட்டவணை 4.1 இல் காட்டப்பட்டுள்ளது.

அட்டவணை 4.1 AND இனை ஒத்த மின்சுற்றில் மின்குமிழின் ஒளிர்வு

A	B	Q
திறந்த நிலை	திறந்த நிலை	ஒளிராது
திறந்த நிலை	மூடிய நிலை	ஒளிராது
மூடிய நிலை	திறந்த நிலை	ஒளிராது
மூடிய நிலை	மூடிய நிலை	ஒளிரும்

அட்டவணை 4.2 AND தருக்க வாயிலுக்குரிய மெய்நிலை அட்டவணை

A	B	Q
0	0	**0**
0	1	**0**
1	0	**0**
1	1	**1**

இங்கு A,B ஆகிய உள்ளீடுகள் இரண்டும் '1' எனும் தர்க்கத்தில் உள்ளபோது மட்டுமே Q=1 ஆகும். இந்த இரண்டு உள்ளீடுகளும் 0 ஆகும்போதும் ஒரு உள்ளீட்டின் தருக்கம் 1 ஆகவும் மறு உள்ளீட்டின் தர்க்கம் 0 ஆகவும் உள்ளபோது Q=0 ஆகும். இந்த அட்டவணை AND வாயிலுக்குரிய மெய்நிலை அட்டவணை (Truth table) எனப்படும்.

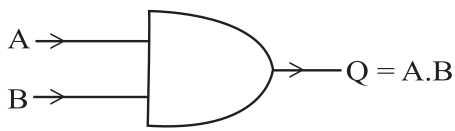
அவதானிப்பு

AND வாயிலின் வருவிளைவு 0 ஆவதற்கு குறைந்தது ஒரு உள்ளிடுகையேனும் 0 ஆக இருக்கவேண்டும்.

இந்த தர்க்க வாயில், இரண்டு உள்ளிடுகைகளைக் கொண்டுள்ளதால் அட்டவணையில் நான்கு ($2^2 = 4$) சந்தர்ப்பங்கள் காட்டப்பட்டுள்ளன.

AND வாயிலின் தர்க்கங்களாக A, B ஆகியன அமைந்திருக்கும் (A AND B). பூலியன் இலக்கமிடலிற்கமைய இது A.B எனத் தரப்படும்.

AND வாயிலுக்குரிய அடிப்படை பூலியன்கோவை மற்றும் AND வாயிலின் குறியீடு ஆகியன வருமாறு.

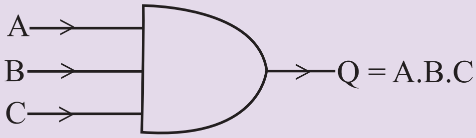


உரு 4.5 AND வாயிலுக்குரிய பூலியன் அட்சரகணித கோவையும் குறியீடும்

இந்த AND வாயிலில் குறைந்தது இரண்டு உள்ளீடுகள் உள்ளன. இரண்டிலும் கூடிய எண்ணிக்கை கொண்ட உள்ளீடுகளுடான AND தருக்க வாயில்களும் உள்ளன. மூன்று உள்ளீடுகளைக் கொண்ட AND தருக்க வாயில் கீழே தரப்பட்டுள்ளது.

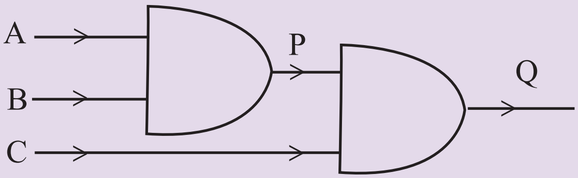
செயற்பாடு

1. A, B , C என மூன்று உள்ளீடுகள் உள்ளபோது Q எனும் வருவிளைவைப் பெறுவதுடன் தொடர்பான AND தர்க்க வாயில் கீழே காட்டப்பட்டுள்ளது. (உரு 4.6)



உரு 4.6 - மூன்று உள்ளீடுகளைக் கொண்ட AND தர்க்க வாயில்

இந்த AND தர்க்கவாயில் பின்வரும் சுற்றில் சமப்படுத்தப்பட்டுள்ளது.



உரு 4.7

I. இங்கு A, B ஆகியவற்றினை உள்ளீடுகளாகக் கொண்ட AND தர்க்க வாயிலின் வருவிளைவான P இனை எடுத்துக் காட்டுக.

II. P, C ஆகியன உள்ளீடுகளாக அமைந்த AND தர்க்க வாயிலின் வருவிளைவான Q இனை எழுதுக.

III. இங்கு, Q இன் பெறுமானம் மேலே குறிப்பிட்ட A, B , C ஆகிய மூன்று உள்ளீடுகளுடனான AND தர்க்க வாயிலின் வருவிளைவுக்குச் சமமாகும்.

ஆகவே, இந்த சுற்றுக்குரிய பூலியன்கோவை வருமாறு

Q = A.B.C

மேற்கூறப்பட்ட சுற்றுக்குரிய மெய்நிலை அட்டவணையில் எட்டு ($2^3 = 8$) சந்தர்ப்பங்கள் உள்ளன. கீழே உள்ள அட்டவணையின் இடைவெளிகளைப் பூரணப்படுத்துக.

2. நீங்கள் இதற்கு முன்னர் கற்ற இரு உள்ளீடுகளுடனான AND வாயிலின் மெய்நிலை அட்டவணையின் உதவியுடன் A.B நிரல்களைப் பூரணப் படுத்தலாம். பின்னர் A.B.C யினைப் பூரணப்படுத்துக.

அட்டவணை 4.3 - மூன்று உள்ளீடுகளைக் கொண்ட AND தர்க்க வாயிலுக்குரிய மெய்நிலை அட்டவணை

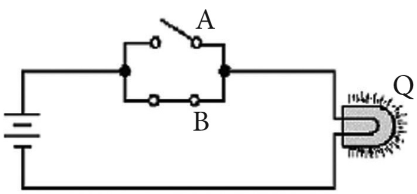
A	B	C	A.B	Q=A.B.C
0	0	0	0	......
0	0	1	......	0
0	1	0	0	......
0	1	1	......	......
1	0	0	0	0
1	0	1	......	......
1	1	0	......	0
1	1	1	......	......

4.3.2 OR வாயில் (OR gate)

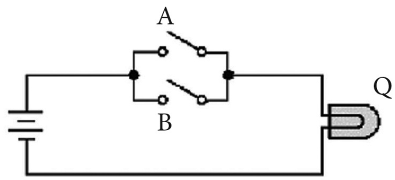
OR தர்க்கத்தை விளங்கிக்கொள்ளப் பின்வரும் உதாரணத்தைக் கருத்திற்கொள்வோம்.

- இரண்டு வாசல்களையுடைய பேருந்தில் பயணிக்குமொருவர் முன் வாசலினாலோ அல்லது பின் வாசலினாலோ இறங்கலாம்.
- P என்பவரின் வீட்டுக்குச் செல்வதற்கு பல்வேறு பாதைகள் காணப்படுமாயின் அந்தப் பாதைகளில் எதனூடாகவேனும் அவர் தனது வீட்டை அடைய முடியும்.
- பின்வரும் எளிய மின்சுற்றொன்றைக் கருத்திற் கொள்வோம். (உரு 4.8, உரு 4.9 ஐ அவதானிக்க).

இங்கு A,B ஆகிய ஆளிகள், மின்குமிழ் Q ஆகிய இரண்டும் உலர்கலங்களுடன் சமாந்தரமாக இணைக்கப்பட்டுள்ளன. இரண்டு ஆளிகளையும் உள்ளீடாகவும் மின்குமிழை வருவிளைவாகவும் கருதுவோம்.



உரு 4.8 - இரண்டு உள்ளீடுகளில் ஒன்று தர்க்கச் சந்தர்ப்பம் 1 ஆகும் போதான மின்னணுச்சுற்று



உரு 4.9 - இரண்டு உள்ளீடுகளின் தர்க்கச் சந்தர்ப்பம் 0 ஆகும் போதான மின்னணுச்சுற்று

இந்தச் சுற்றில் ஆளி A யோ ஆளி B யோ ஆளிகள் A, B ஆகிய இரண்டுமோ மூடப்பட்டுள்ள சந்தர்ப்பத்தில் மட்டும் இந்தச் சுற்றில் மின்குமிழ் ஒளிரும். இதனைப் பின்வருமாறு (அட்டவணை 4.4) அட்டவணையில் காட்டலாம்.

அட்டவணை 4.4. - OR களை ஒத்த மின்சுற்றில் மின்குமிழின் ஒளிர்வு

A	B	Q
திறந்த நிலை	திறந்த நிலை	ஒளிராது
திறந்த நிலை	மூடிய நிலை	ஒளிரும்
மூடிய நிலை	திறந்த நிலை	ஒளிரும்
மூடிய நிலை	மூடிய நிலை	ஒளிரும்

ஒவ்வொரு ஆளியும் மூடியநிலையில் உள்ளபோது அல்லது மின்குமிழ் ஒளிரும் சந்தர்ப்பம் (உரு 4.8) 1 எனும் தர்க்கம் மூலமாகவும் ஆளியொன்று திறந்துள்ள நிலை அல்லது மின்குமிழ் ஒளிராதநிலை உள்ள சந்தர்ப்பம் (உரு 4.9) 0 எனும் தர்க்கம் மூலமாகவும் எடுத்துக் காட்டும்போது அதனைப் பின்வருமாறு அட்டவணைப்படுத்த முடியும். இந்த அட்டவணை OR தர்க்க வாயிலுக்குரிய மெய்நிலை அட்டவணை (Truth table) எனப்படும். (அட்டவணை 4.5 இனைப் பார்க்க)

அட்டவணை 4.5 OR தர்க்க வாயிலுக்குரிய மெய்நிலை அட்டவணை

A	B	Q
0	0	**0**
0	1	**1**
1	0	**1**
1	1	**1**

அவதானிப்பு

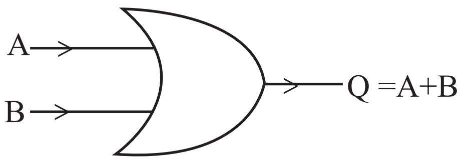
OR வாயிலின் வருவிளைவு 1 ஆக அமைவதற்குக் குறைந்தது ஒரு உள்ளீடேனும் 1 ஆக அமைந்திருக்க வேண்டும்

மேலே OR வாயிலின் உள்ளீடுகள் இரண்டும் 0 ஆக உள்ளபோது எப்போதும் வருவிளைவு 0 ஆக இருக்கும். மேலும், ஒன்றுக்கு மேற்பட்ட உள்ளீடுகளைக் கொண்ட OR வாயிலில் அந்த உள்ளீடுகள் அனைத்தும் 0 ஆக உள்ளபோது வருவிளைவு 0 ஆகும்.

மேலே அட்டவணை 4.5 இற்கமைய A=1 அல்லது B=1 ஆகும்போது Q=1 ஆகும். இந்த அட்டவணை OR தர்க்க வாயிலுக்குரிய மெய்நிலை அட்டவணை எனப்படும்.

இந்தச் செய்கை பூலியன் அட்சரகணிதத்தில் "A + B" எனக் குறியீட்டு வடிவில் காட்டப்படும். இது நீங்கள் கணித பாடத்தில் எண்களைக் கூட்டுவதற்கெனப் பயன்படுத்தப்படும் கூட்டல் கணிதச்செய்கை அன்று. மேலும், நேரெண்களைக் குறிப்பிட நேர் அடையாளம் பயன்படுத்தப்படாது. அது " A அல்லது B" அல்லது " A OR B" எனவே உச்சரிக்கப்படும்.

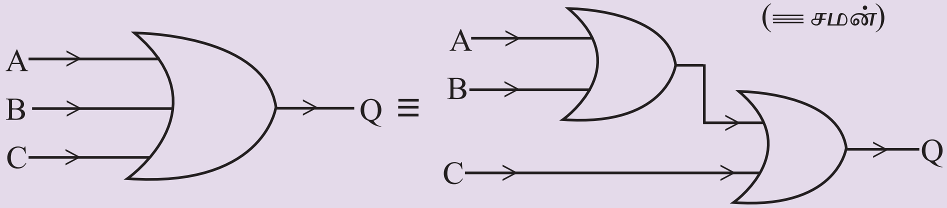
OR தர்க்க வாயிலுக்குரிய பூலியன் கோவையும் சுற்று வரிப்படமும் உரு 4.10 இல் காட்டப்பட்டுள்ளது.



உரு 4.10 OR தர்க்கப் படலைக்குரிய பூலியன் அட்சரகணிதக் கோவையும் குறியீடும்

செயற்பாடு

A, B,C என மூன்று உள்ளீடுகள் தரப்படுமிடத்து Q எனும் வருவிளைவைப் பெறுவதற்குரிய OR தர்க்கச் சுற்று வருமாறு (உரு 4.11)



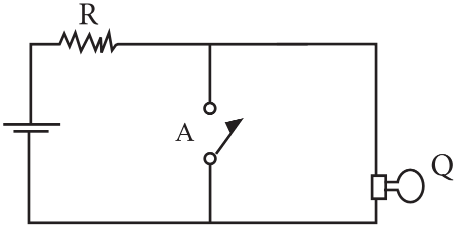
உரு 4.11 -- மூன்று உள்ளீடுகளைக் கொண்ட OR தர்க்க வாயில்

1. இதற்குரிய பூலியன் கோவையை எழுதுக.
2. மேலே பெறத்தக்க வருவிளைவுகளுக்கான மெய்நிலை அட்டவணையை எழுதுக.

4.3.3 NOT வாயில் (NOT gate)

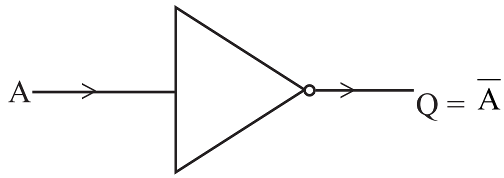
NOT தர்க்கவாயில் பற்றிக் கவனத்திற் கொள்ளும்போது நிரப்பு சமிக்ஞை பற்றி அறிந்து கொள்வது அவசியமாகும். உள்ளீட்டின் மூலம் வழங்கப்படும் தர்க்கச் சமிக்ஞையை இனங்கண்டு அதற்குரிய நிரப்பு சமிக்ஞையை வருவிளைவாக வழங்குவதே NOT வாயிலின் தொழிற்பாடாகும். இங்கு இரண்டு சமிக்ஞைகளில் ஏதேனுமொன்று மற்றையதன் நிரப்பி (Complement) எனப்படும். அதாவது " 0 " இன் நிரப்பி "1" ஆகும். "1" இன் நிரப்பி " 0 " ஆகும்.

உள்ளீடு செய்யப்படும் தர்க்கப் பெறுமானத்தின் நிரப்பியை வருவிளைவாகப் பெறுவதற்கு பயன்படுத்தப்படும் இலத்திரனியல் துணைக்கூறே NOT வாயிலாகும். பின்வரும் சுற்றைக் கருத்திற் கொள்வோம். (உரு 4.12 இனைப் பார்க்க)



உரு 4.12 NOT தர்க்க வாயிலுக்கான இலத்திரனியற் சுற்று

இங்கு ஆளி A மூடிய நிலையில் உள்ளபோது மின்குமிழினூடாக மின்னோட்டம் பாயாத காரணத்தினால் அது ஒளிராது. எனினும், ஆளி திறந்த நிலையில் உள்ளபோது மின்குமிழ் ஒளிரும். இங்கு உள்ளீடு A ஆக அமையும்போது, $\overline{A}$ நிரப்பி வருவிளைவாகும். NOT செய்கைக்குரிய பூலியன் கோவை, சுற்று வரிப்படம் ஆகியன உரு 4.13 இல் காட்டப்பட்டுள்ளது.



உரு 4.13 - NOT தர்க்க வாயிலுக்குரிய பூலியன் அட்சரகணிதக் கோவையும் குறியீடும்

NOT வாயிலுக்குரிய மெய்நிலை அட்டவணை பின்வருமாறு அமையும் (அட்டவணை 4.6)

அட்டவணை 4.6 NOT தர்க்க வாயிலுக்குரிய மெய்நிலை அட்டவணை

A	Q
0	**1**
1	**0**

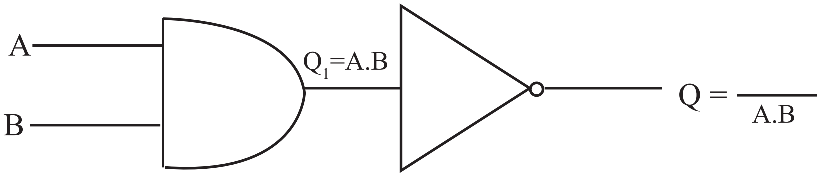
4.4 கூட்டுத் தருக்கவாயில்கள்

இலக்கமுறைக் கணினி, கணிப்பான், சலவை இயந்திரம், நுண்ணலை அடுப்பு, கையடக்கத் தொலைபேசி, நவீன தொலைக்காட்சிகள், இலக்கமுறைக் கடிகாரங்கள், வளிபதனமாக்கிகள் ஆகியனவற்றின் தொழிற்பாடு தர்க்கவாயில்களின் தொழிற் பாட்டில் தங்கியுள்ளது. தேவையான சிக்கல் நிலைத்த தர்க்கம் உருவாகும் வகையில் பல்வேறு வகைப்பட்ட தர்க்கவாயில்களை இணைத்துத் தயாரிக்கப்பட்ட இலத்திரனியல் சுற்றுகள் அவற்றில் உள்ளன. அடிப்படைத் தர்க்கவாயில்களைப் பயன்படுத்தியே இவ்வாறான கூட்டுத் தர்க்கவாயில்கள் அமைக்கப்படுகிறது.

4.4.1 NAND வாயில் (NAND Gate)

AND செயல்பாட்டின் நிரப்புச் செயல்பாடு அல்லது NOT AND செயற்பாடு, தர்க்க வாயில் மூலம் வெளிப்படுத்தப்படுவது NAND வாயில் என அழைக்கப்படுகிறது. இதில், ஒரு AND வாயிலின் வெளியீடு NOT வாயிலுக்கு அனுப்பப்படுகிறது.

அதாவது, ஒரு AND மற்றும் ஒரு NOT வாயில் ஆகிய இரண்டையும் இணைப்பது ஒரு NAND வாயிலுக்குச் சமமாகும். இதைப் பின்வருமாறு காட்டலாம். (உரு 4.14)



உரு 4.14 - தர்க்க வாயிலுக்குச் சமமான தர்க்கச் சுற்று

அடிப்படை (முதல்நிலை) மெய்நிலை அட்டவணையின் (Truth Table) அடிப்படையில், இதற்கான உண்மை அட்டவணை பின்வருமாறு உருவாக்கப்படலாம்.

அட்டவணை 4.7 - அடிப்படை மெய்நிலை அட்டவணையின் அடிப்படையில் NAND தர்க்க வாயிலுக்கு (Logic Gate) பொருத்தமான மெய்நிலை அட்டவணை.

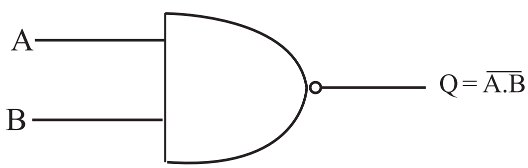
அட்டவணை 4.7 - அடிப்படை மெய்நிலை அட்டவணையின் அடிப்படையில் NAND தருக்க வாயிலிற்குரிய மெய்நிலை அட்டவணை

A	B	Q_1 = A.B	Q = $\overline{A.B}$
0	0	0	**1**
0	1	0	**1**
1	0	0	**1**
1	1	1	**0**

அவதானிப்பு

NAND தர்க்க வாயிலின் உள்ளீடுகள் இரண்டும் 1 ஆக அமையுமிடத்து எப்போதும் வருவிளைவு 0 ஆகும்.

இதன்படி, வாயில்கள் ஒன்றுக்கொன்று தொடராக (Series) இணைக்கப்பட்டுள்ளன, மேலும் இது இரண்டு வாயில்களுக்குச் சமமானதாகும். இந்த வாயிலுக்குப் பொருத்தமான பூலியன் கூற்று (Boolean Expression) மற்றும் தர்க்கச் சுற்றுச் சின்னம் (Logic Circuit Symbol) ஆகியவை கீழே (உரு 4.15) காட்டப்பட்டுள்ளன.



உரு 4.15 - NAND தர்க்க வாயிலுக்குப் பொருத்தமான பூலியன் கூற்று

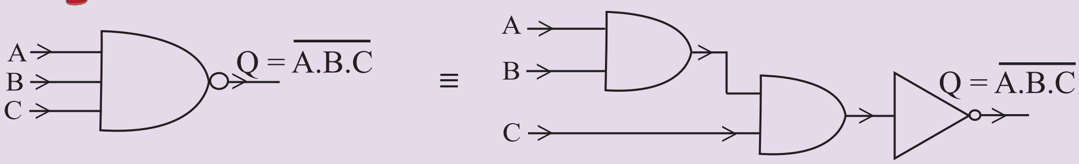
இதற்குப் பொருத்தமான தர்க்கச் சுற்று மற்றும் மெய்நிலை அட்டவணை ஆகியவை கீழே காட்டப்பட்டுள்ளன. (அட்டவணை 4.8)

அட்டவணை 4.8 - NAND தர்க்க வாயிலுக்குரிய மெய்நிலை அட்டவணை

A	B	Q
0	0	**1**
0	1	**1**
1	0	**1**
1	1	**0**

செயற்பாடு

1. A, B, C ஆகிய உள்ளீடுகள் மூன்று உள்ளபோது Q எனும் வருவிளைவுக் குரிய தர்க்கச் சுற்று வருமாறு

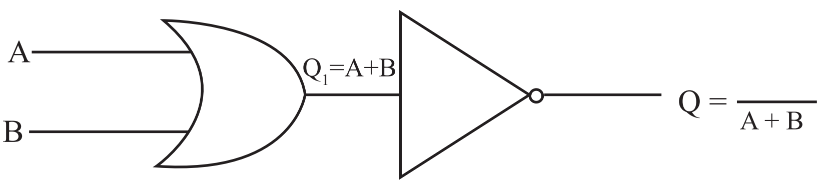


உரு 4.16 மூன்று உள்ளீடுகளைக் கொண்ட NAND தர்க்க வாயில்

1. இதற்குரிய பூலியன் கோவையை எழுதுக.
2. இதற்குரிய வருவிளைவின் மெய்நிலை அட்டவணையைக் எழுதுக.

4.4.2 NOR வாயில் (NOR Gate)

OR செயல்பாட்டின் நிரப்புச் செயல்பாடு அல்லது NOT OR செயல்பாடு, தர்க்க வாயில் மூலம் வெளிப்படுத்தப்படுவது NOR வாயில் என அழைக்கப்படுகிறது. இதில் ஒரு OR வாயிலின் வெளியீடு NOT வாயிலுக்கு அனுப்பப்படுகிறது.
அதாவது, ஒரு OR மற்றும் ஒரு NOT வாயில் ஆகிய இரண்டையும் இணைப்பது ஒரு NOR வாயிலுக்குச் சமமாகும். இதை பின்வருமாறு காட்டலாம். (உரு 4.17)



உரு 4.17 - NOR தர்க்க வாயிலுக்குச் (Logic Gate) சமமான தர்க்கச் சுற்று

அடிப்படை (முதல்நிலை) மெய்நிலை அட்டவணையின் (Truth Table) அடிப்படையில், இதற்கான மெய்நிலை அட்டவணை பின்வருமாறு உருவாக்கப்படலாம்.
(அட்டவணை 4.9)

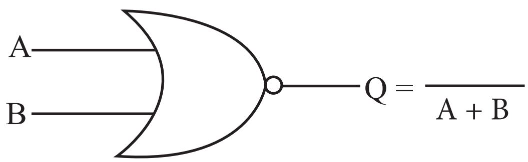
அட்டவணை 4.9 - NOR தர்க்க வாயிலுக்குரிய மெய்நிலை அட்டவணை

A	B	Q_1 = A+B	Q = A+B
0	0	0	1
0	1	1	0
1	0	1	0
1	1	1	0

அவதானிப்பு

மேலே NOR தர்க்க வாயில்களின் உள்ளீடுகள் இரண்டும் 0 ஆகும்போது வருவிளைவு 1 ஆகும். அவ்வாறே இரண்டுக்கு மேற்பட்ட உள்ளீடுகளைக் கொண்ட OR தர்க்க வாயில்களில் உள்ளீடுகள் அனைத்தும் 0 ஆகும்போது வருவிளைவு 1 ஆக அமைந்திருக்கும்.

இதற்கமைய NOR வாயில்கள் இரண்டு ஒன்றோடொன்று தொடர்நிலையில் இணைந்துள்ள OR , NOT வாயில்கள் இரண்டிற்கு சமவலுவானது. NOR வாயிலிற்குரிய பூலியன் கோவை மற்றும் தர்க்கக் குறியீடு உரு 4.18 இல் காட்டப்பட்டுள்ளது.



உரு 4.18 NOR தர்க்க தரவுக்குரிய பூலியன் கோவையும் குறியீடும்.

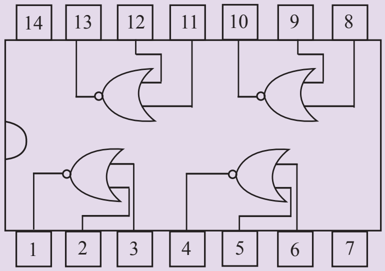
இதற்குரிய தர்க்கச் சுற்று, மெய்நிலை அட்டவணை ஆகியன அட்டவணை 4.10 இல் காட்டப்பட்டுள்ளது.

அட்டவணை 4.10 - NOR தர்க்க வாயிலுக்குப் பொருத்தமான மெய்நிலை அட்டவணை

A	B	Q
0	0	**1**
0	1	**0**
1	0	**0**
1	1	**0**

செயற்பாடு

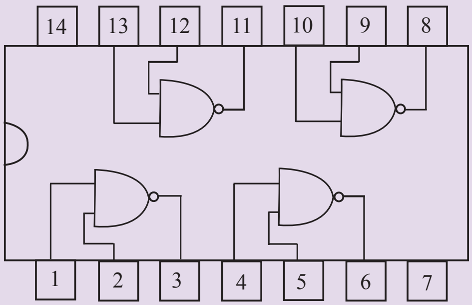
1. பின்வரும் ஒருங்கிணைந்த சுற்றைக் (IC) கருதுக.



NOR தர்க்க ஒருங்கிணைந்த சுற்று

மேலே காட்டிய சுற்றில் 1, 2, 3 ஆகிய முனைகளைக் கருத்திற் கொள்ளும்போது முனைகள் 2 = 0, 3 = 0 ஆகுமெனின் முனை 1 யாதாயிருக்கும்?

02. கீழே தரப்பட்டுள்ள ஒருங்கிணைந்த சுற்றில் (IC) (உரு 4.23) 1, 2 ஆகிய முனைகளில், முனை 1= 1, 2 = 1 ஆகுமெனின் முனை 3 யாதாயிருக்கும்?

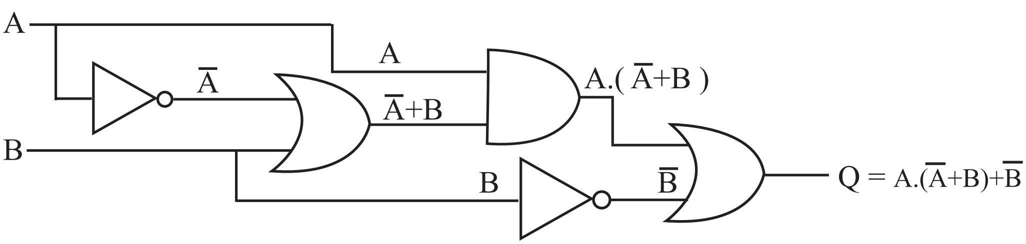


NAND தர்க்க ஒருங்கிணைந்த சுற்று

4.5 பூலியன் கோவையுடன் தொடர்பான தர்க்கச் சுற்றுகளை நிர்மாணித்தல்

$Q = A.(\overline{A}+B)+\overline{B}$ என்ற பூலியன் இயற்கணிதக் கூற்றைப் (Boolean Algebraic Expression) பெறுவதற்காக, தர்க்க வாயில்களைக் (Logic Gates) கொண்ட ஒரு சுற்றை (Circuit) நாம் உருவாக்குவோம்.

இச் சுற்றில் இரண்டு உள்ளீடுகள் உள்ளன, அவை A மற்றும் B ஆகும். மேற்கூறிய பூலியன் கூற்றுக்கு உரிய தர்க்கச் சுற்று கீழே காட்டப்பட்டுள்ளது. (உரு 4.19)



உரு 4.19- $Q = A.(\overline{A}+B)+\overline{B}$ என்ற பூலியன் இயற்கணிதக் கூற்றுக்கு உரிய தர்க்கச் சுற்று

செயற்பாடு

01. பின்வரும் பூலியன் கோவைக்குரிய தர்க்கச் சுற்றுக்களை வரைந்து மெய்நிலை அட்டவணையை உருவாக்குக.

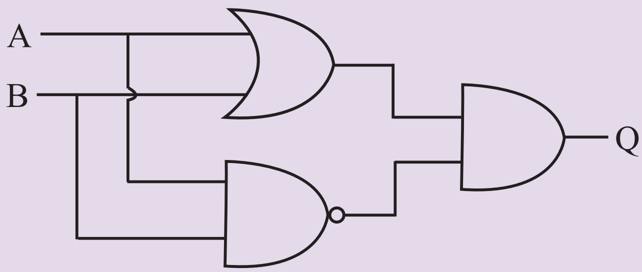
(a) $A+A.B$

(b) $A.(A+B)$

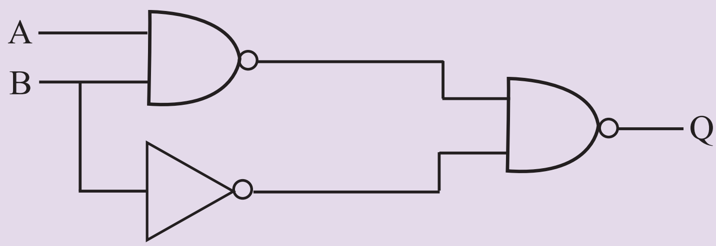
(c) $(A+B).(A.\overline{C})$

02. பின்வரும் தர்க்கச் சுற்றுக்குரிய பூலியன் கோவையை எழுதி அதற்குரிய மெய்நிலை அட்டவணையை உருவாக்குக.

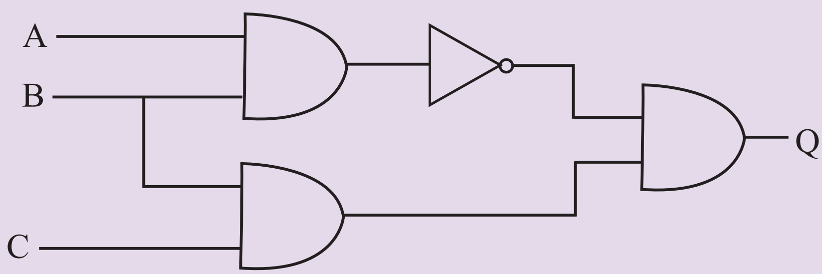
(a).



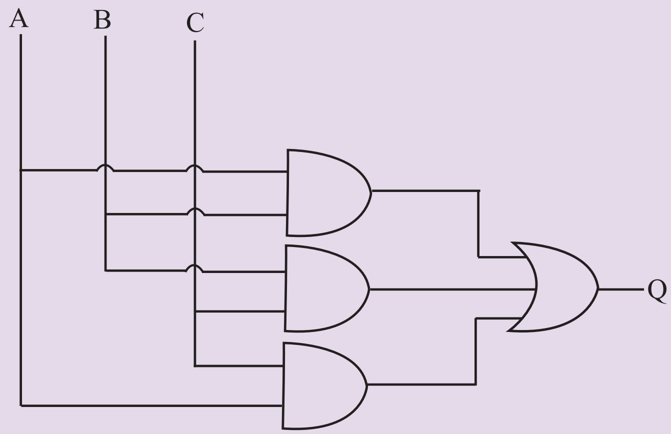
(b).



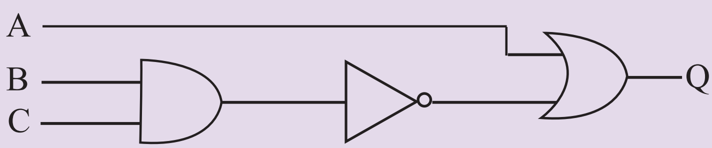
(c)



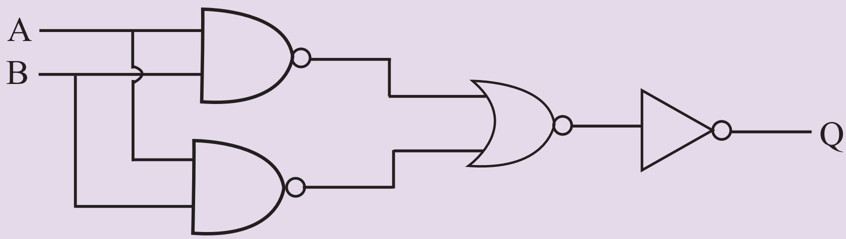
(d).



(e)



(f)



செயற்பாடு

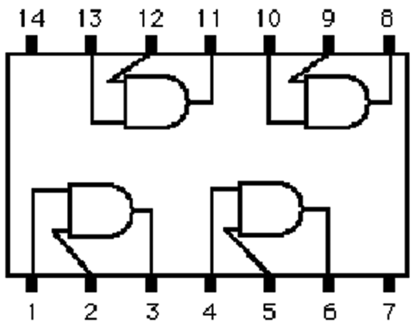
இந்தச் சந்தர்ப்பத்தில் நீங்கள் கற்ற தர்க்க வாயில்கள் அனைத்தையும் Multimedia Logic (MM Logic) மென்பொருளைப் பயன்படுத்தி வரைந்து அதன் உள்ளீட்டுப் பெறுமானங்களுக்கமைய தொழிற்பாட்டை அவதானிக்க. (http://www.softronix.com/logic.html)

4.6 தர்க்கத் தொகையிடுஞ் சுற்றுகள் (Integrated Circuits)

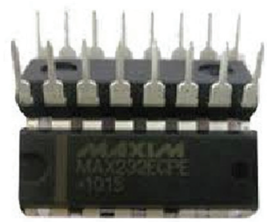
இலத்திரனியற் சுற்றுக்களை உருவாக்கத் தேவையான இலத்திரனியல் கூறாக ஒருங்கிணைந்த சுற்றினைக் (IC) குறிப்பிடலாம். மேலும், இது சிக்கலான இலத்திரனியல் சுற்றுப் பகுதிகளைக் கொண்டதாகும். உதாரணமாக நவீன தொலைக்காட்சி, கையடக்கத் தொலைபேசி போன்றவற்றில் சுற்றுப் பகுதிகள் ஏராளமாகக் காணப்படுகின்றன. திரிதடையங்கள் (Transistors), தடையிகள் (Resistors), கொள்ளளவிகள் (Capacitors) இருவாயிகள் (Diodes) ஆகியவற்றைக் கொண்டதும் குறிப்பிட்ட தொழிற்பாடொன்றை ஆற்றுவதற்கெனத் தயாரிக்கப்பட்டதுமான விசேட சுற்றாக ஒருங்கிணைந்த சுற்று கருதப்படுகின்றது. ஒரு சுற்றுப் பகுதியை முழுமையாக ஒரு கவசத்தில் இட்டுத் தயாரிக்கக்கூடிய தொழினுட்ப முறைகள் தற்போது பயன்படுத்தப்படுகின்றன. இவ்வாறு தயாரிக்கப்படும் சுற்றே ஒருங்கிணைந்த சுற்று எனப்படும்.

நுண்முறை வழியாக்கியில் (Microprocessor) தர்க்க வாயில்களைக் கொண்ட ஒருங்கிணைந்த சுற்றுக்கள் ஏராளமாகக் காணப்படும்.

இந்தத் தொகையிடுஞ் சுற்றில் தர்க்கவாயிற் சுற்றுகள் உள்ளடங்கியிருக்கும். உதாரணமாக உரு 4.20 இல் AND வாயில் பயன்படுத்தப்படும் தர்க்க ஒருங்கிணைந்த சுற்றுக் காட்டப்பட்டுள்ளது. இவ்வாறு எல்லா வகைத் தர்க்கவாயில்களும் உள்ளடங்கியவாறாக அமைக்கப்பட்ட ஒருங்கிணைந்த சுற்றுகளும் உள்ளன.



உரு 4.20 AND வாயில்களை கொண்ட தர்க்க ஒருங்கிணைந்த சுற்று



உரு 4.21 ஒருங்கிணைந்த சுற்றின் புறத்தோற்றம்

இந்தத் ஒருங்கிணைந்த சுற்றுகளில் (உரு 4.20 யைப் பார்க்க) 1, 2, 4, 5, 9, 10, 12, 13 ஆகிய முனைகள் (Pins) உள்ளீடுகளாகும். இதிலுள்ள 3, 6, 8, 11 ஆகிய முனைகள் வருவிளைவுகளாகும். மேலும், உரு 4.21 இல் 16 முனைகள் கொண்ட ஒருங்கிணைந்த சுற்றின் புறத்தோற்றம் காட்டப்பட்டுள்ளது.

4.7 தர்க்க வாயில்களின் நடைமுறைப் பிரயோகங்கள்

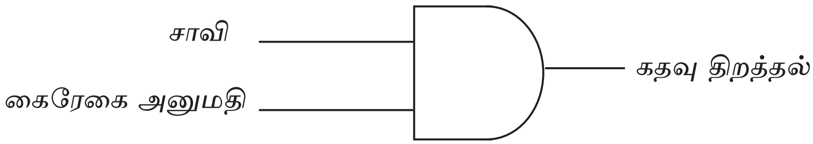
சூழ்நிலைக் காட்சி 1

ஒரு கதவு திறக்கப்படுவது, சாவியால் திறக்கும்போதும் அந்தக் கதவில் உள்ள

கைரேகை வாசிப்பான் மூலம் அங்கீகரிக்கப்பட்ட குடியிருப்பாளரின் கைரேகை வாசிக்கப்படும்போதும் ஆகும்.

பகுப்பாய்வு: இந்த இரண்டு நிபந்தனைகளும் உண்மையாக இருக்க வேண்டும் என்பதால், ஒரு AND வாயில் பயன்படுத்தப்படுகிறது.

சாவி (உள்ளீடு A) AND Gate கைரேகை அனுமதி (உள்ளீடு B) கதவு திறத்தல் (வெளியீடு)

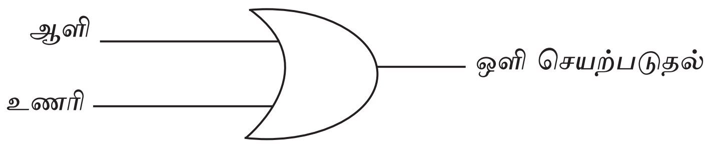


சூழ்நிலைக் காட்சி 2

ஒரு மின்விளக்கின் ஒளி செயல்படுத்தப்படுவது, அதன் ஆளி (Switch) இயக்கும்போது அல்லது ஒரு உணரி (Sensor) மூலம் இருள் கண்டறியப்படும்போது ஆகும்.

பகுப்பாய்வு: இரண்டு நிபந்தனைகளில் ஒன்று உண்மையாக இருந்தால் போதுமானது என்பதால், ஒரு OR வாயில் பயன்படுத்தப்படுகிறது.

ஆளி (உள்ளீடு A) OR Gate உணரி (உள்ளீடு B)
ஒளி செயற்படுதல் (வெளியீடு)

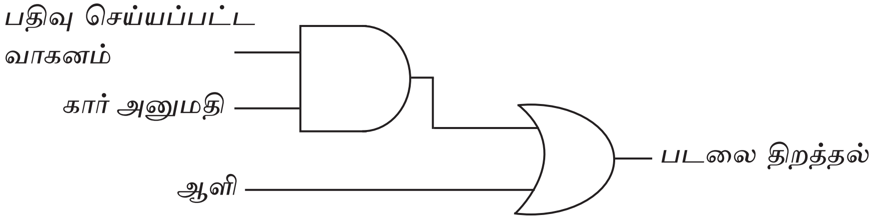


சூழ்நிலைக் காட்சி 3

ஒரு படலை (Gate) திறக்கப்படுவது, பதிவுசெய்யப்பட்ட மோட்டார் வாகனம் வந்து, அதற்குக் கார் அனுமதிப் (Car pass) பத்திரமும் இருக்கும்போது இவ்விரண்டு நிபந்தனைகளும் உண்மையாக இருக்கும்போது ஆகும். மேலும் உரிமையாளர் கைமுறையாக (Manually) ஒரு ஆளி இயக்கும்போதும் அது திறக்கப்படும்.

பகுப்பாய்வு: முதல் இரண்டு நிபந்தனைகளுக்காக (பதிவு செய்யப்பட்ட வாகனம் மற்றும் கார் அனுமதி) ஒரு AND வாயில் தேவை. பின்னர், அதன் விளைவு அல்லது கைமுறையாக இயக்கப்படும் ஆளி ஆகியவற்றுடன் ஒரு OR வாயில் இணைக்கப்பட வேண்டும்.

(பதிவு செய்யப்பட்ட வாகனம் (A) AND Gate கார் அனுமதி (B) OR ஆளி (C) படலை திறத்தல் (வெளியீடு)



சூழ்நிலைக் காட்சி 4

ஒரு இயந்திரத்தில் பழுது எச்சரிக்கை (Fault Warning) செயற்படுவது, வெப்பநிலை உணரி செயற்பட்டு, வேக வரம்பை மீறிச் சென்றிருந்தாலும், எந்தவொரு கட்டுப்பாட்டுச் செயற்பாடும் (Control Procedure) பின்பற்றப்படாமல் இருந்தால் மட்டுமே ஆகும்.

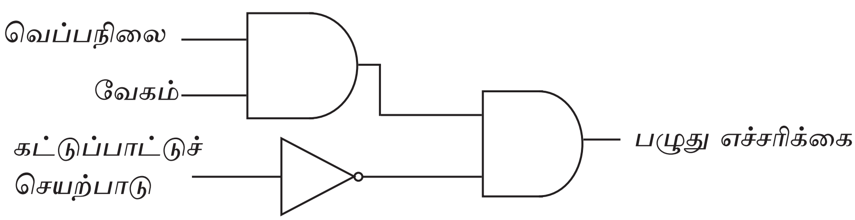
பகுப்பாய்வு:

வெப்பநிலை உணரி மற்றும் வேக வரம்புக்காக ஒரு AND வாயில் தேவை.

கட்டுப்பாட்டுச் செயற்பாடு பின்பற்றப்படாமல் இருத்தலிற்கு ஒரு NOT வாயில் தேவை.

இறுதியில், முதல் வாயிலின் வெளியீடு மற்றும் NOT வாயிலின் வெளியீடு ஆகியவற்றுடன் மற்றொரு AND வாயில் இணைக்கப்பட வேண்டும்.

[(வெப்பநிலை (A) AND வேகம் (B)) AND NOT *(கட்டுப்பாட்டுச் செயற்பாடு)* (C) ⟶ பழுது எச்சரிக்கை (வெளியீடு)

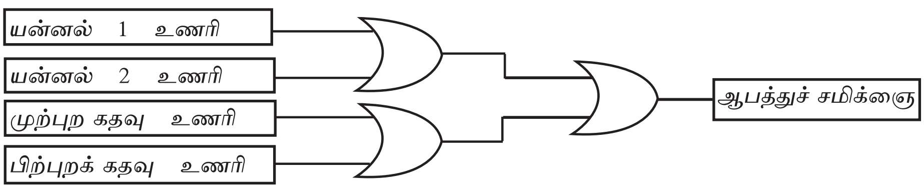


4.7.1 தர்க்க வாயில்களின் நடைமுறைப் பிரயோகங்கள்

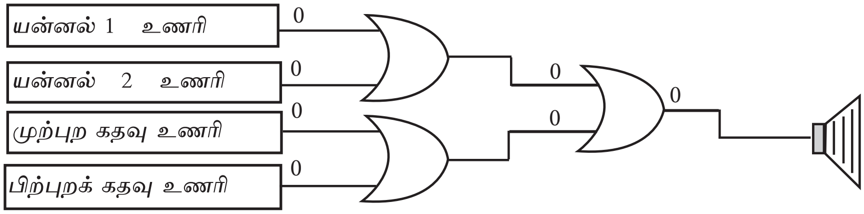
உதாரணம் -1

வீட்டு அலார முறைமை (Home alarm system)

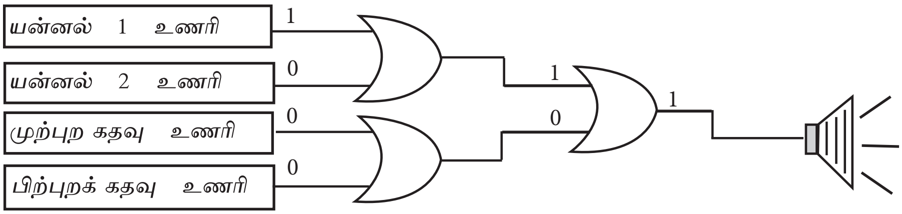
வீட்டில் கள்வர் நுழைய முற்படும்போது அது பற்றி வீட்டினுள்ளேயிருப்போருக்கு அறிவிக்கும் சமிக்ஞைத் தொகுதி கீழே காட்டப்பட்டுள்ளது. இது OR தர்க்க வாயில் களைப் பயன்படுத்தி அமைக்கப்பட்டுள்ளது. இதன்மூலமாக வீட்டு யன்னல்கள் இரண்டு மற்றும் முன், பின்புறக் கதவுகள் இரண்டு ஆகியன பாதுகாக்கப்படும். இவற்றுள் எந்த யன்னலையோ கதவையோ திறந்தால் ஆபத்து சமிக்ஞைக் கருவி இயங்கி ஒலி எழுப்பும். இந்த சுற்றினை நடைமுறையில் பயன்படுத்தும் போது ஜன்னல், கதவுகளுக்குரிய தர்க்க வாயில்கள், உணரிகளுடன் (Sensors) இணைக்கப்பட்டிருக்கும். இந்த சுற்றில் யன்னல், கதவுகள் ஆகியன திறந்துள்ள நிலைக்குரிய உள்ளீடு 1 எனவும் மூடியுள்ள சந்தர்ப்பத்தில் உள்ளீடு 0 எனவும் கொள்ளப்பட்டுள்ளது. உரு 4.25 இல் காட்டப்பட்டுள்ளவாறு இதன் உள்ளீடுகள் அனைத்தும் மூடிய நிலையில் 0 ஆக உள்ள போது ஆபத்து சமிக்ஞை ஒலி எழுப்பப்படாது. அதாவது இந்த நிலையில் யன்னல்கள் அனைத்தும் மூடியிருக்கும். எனினும் ஒரு உள்ளீடு 1 ஆகவோ அல்லது உள்ளீடுகள் அனைத்தும் 1 ஆகவோ உள்ளபோது ஆபத்துச் சமிக்ஞை ஒலி எழுப்பப்படும். உதா ரணமாக உரு 4.26 இல் முதலாவது யன்னல் நபரொருவரால் திறக்கப்பட்டவுடன் வீட்டு உரிமையாளருக்கு அது பற்றி ஆபத்துச் சமிக்ஞை எழுப்பப்படும் விதம் காட்டப்பட்டுள்ளது. இவ்வாறு சமிக்ஞைத் தொகுதி மூலம் ஆபத்து அறிவிக்கப்படும் சந்தர்ப்பங்கள் அட்டவணை 4.11 இல் காட்டப்பட்டுள்ளது.



உரு 4.24 வீட்டின் ஆபத்து அறிவிப்புச் சமிக்ஞை முறைமை



உரு 4.25 வீட்டின் ஆபத்து அறிவிப்புச் சமிக்ஞை முறைமை மூலம் சமிக்ஞை எழுப்பப்படாத சந்தர்ப்பம்



உரு 4.26 வீட்டின் ஆபத்து அறிவிப்புச் சமிக்ஞை முறைமை மூலம் ஆபத்து அறிவிக்கப்படும் சந்தர்ப்பம்

அட்டவணை 4.11 - வீட்டின் ஆபத்து அறிவிப்புச் சமிக்ஞைக்கான மெய்நிலை அட்டவணை

யன்னல் 1	**யன்னல் 2**	**முன் கதவு**	**பின்கதவு**	**சந்தர்ப்பம்**
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

சந்தர்ப்பம் (Status)

திறந்த நிலை = 0

மூடிய நிலை = 1

ஆபத்து அறிவிப்பு அற்ற நிலை = 1

ஆபத்து சமிக்ஞை வெளியிடப்படும் நிலை = 0

உதாரணம் -2

வீதி விளக்கு முறைமையில் ஏற்படும் மின் வீண் விரயத்தினைக் குறைப்பதற்காக அமைக்கப்பட்ட சுற்று

புத்தாக்குநர் ஒருவரால் வீதிவிளக்குகளில் ஏற்படும் மின்விரயத்தைக் குறைப்பதற்கு தர்க்கவாயில்களைப் பயன்படுத்தி உருவாக்கப்பட்ட சுற்று (System to Control street lights) உரு 4.27 இல் காட்டப்பட்டுள்ளது. இது ஒளி/ இருள் உணரி (Light /Dark sensor), கடிகை (Timer) கைமுறை — ஆளி (Manual switch) ஆகியன பயன்படுத்தப்பட்டு அமைக்கப்பட்டுள்ளது.
இங்கு விளக்குகள் ஒளிருவதற்காக சந்தர்ப்பங்கள் சில காட்டப்பட்டுள்ளன.

அவையாவன :

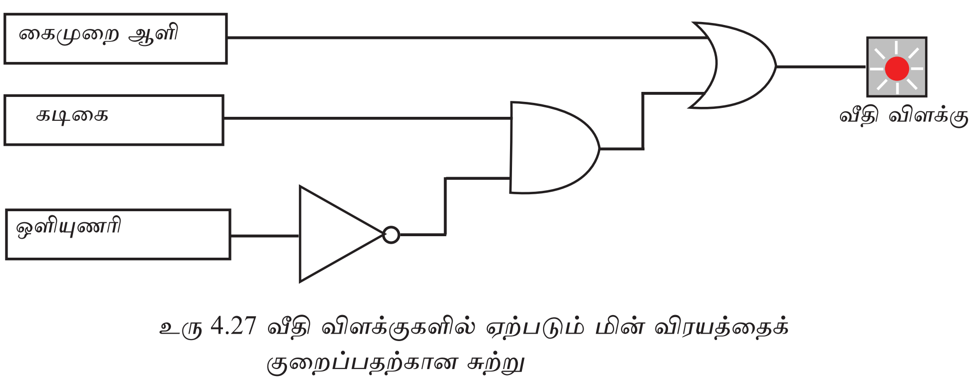
- கைமுறை ஆளி மட்டும் மூடிய நிலையில் இருக்கும் சந்தர்ப்பம்.
- சுற்றின் கடிகை உள்ளீடு 1 ஆகவும் அயற்சூழல் இருளாகவும் உள்ள சந்தர்ப்பம்

4.7.2.1 **கைமுறை ஆளி மட்டும் மூடிய சந்தர்ப்பம்**

கைமுறை ஆளி மூடிய நிலையில் உள்ள நிலையைக் கருதும்போது அதன் உள்ளீடு 1 ஆக அமைவதால் விளக்குகள் ஒளிரும்.

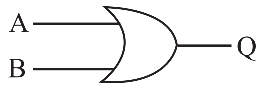
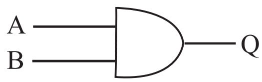
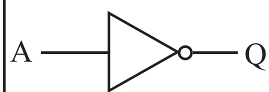
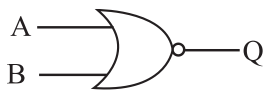
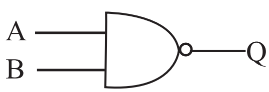
4.7.2.2 **சுற்றின் கடிகை உள்ளீடு 1 ஆகவும் அயற்சூழல் இருளாகவும் உள்ள சந்தர்ப்பம்**

கடிகையின் நேரம் முன்னரே தயார்செய்யப்பட்ட நேரம் ஆகியவற்றுக்கிடையில் வேறுபாடு காணப்படின் உள்ளீடு 1 ஆகும், இல்லையெனில் 0 ஆகும். அதாவது பி.ப.6.00, மு.ப.6.00 என ஏற்கனவே தயார் செய்யப்பட்டிருப்பின் உள்ளீடு 1 ஆகவும் மு.ப.6.00 இலிருந்து பி.ப.6.00 மணி வரையிலான கால உள்ளீடு 0 ஆகவும் இருக்கும். மேலும், ஒளி உணரியின் முன்னரே தயார்செய்த பெறுமானங்களுக்கோ அதைவிட அதிகமான ஒளியுள்ள சந்தர்ப்பத்திலோ சூழல் மழை முகில்களினால் இருட்டாக உள்ளபோது ஒளியுணரியின் பெறுமானம் 0 ஆயினும் கடிகையின் நேரம் மு.ப. 6.00 - பி.ப. 6.00 வரை இல்லையெனில் வீதிவிளக்குகள் ஒளிராது.



உரு 4.27 வீதி விளக்குகளில் ஏற்படும் மின் விரயத்தைக் குறைப்பதற்கான சுற்று

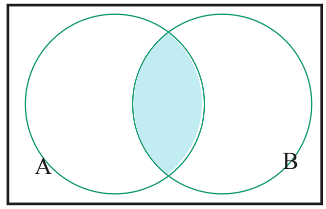
பொழிப்பு

<table>
<tr><th>Logic Gate</th><th>Symbol</th><th>Boolean Expression</th><th>Truth Table</th></tr>
<tr><td>OR</td><td>
</td><td>$Q = A+B$</td><td><table><tr><th>A</th><th>B</th><th>Q</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table></td></tr>
<tr><td>AND</td><td>
</td><td>$Q = A.B$</td><td><table><tr><th>A</th><th>B</th><th>Q</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table></td></tr>
<tr><td>NOT</td><td>
</td><td>$Q = \overline{A}$</td><td><table><tr><th>A</th><th>Q</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table></td></tr>
<tr><td>NOR</td><td>
</td><td>$Q = \overline{A+B}$</td><td><table><tr><th>A</th><th>B</th><th>Q</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table></td></tr>
<tr><td>NAND</td><td>
</td><td>$Q = \overline{A.B}$</td><td><table><tr><th>A</th><th>B</th><th>Q</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table></td></tr>
</table>

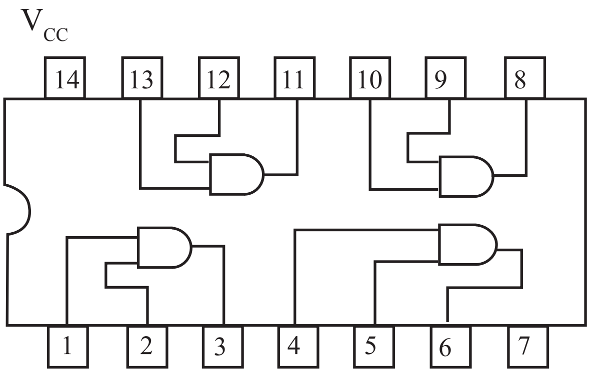
AND

A	B	A.B
0	0	0
0	1	0
1	0	0
1	1	1

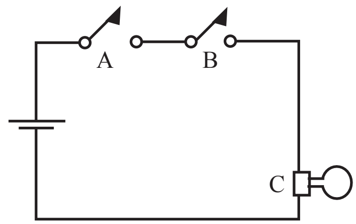
மெய்நிலை அட்டவணை



AND வாயிலின் (Gate) வரைபடப் பிரதிநிதித்துவம்



ஒருங்கிணைந்த சுற்றின் (IC - Integrated Circuit) PIN வரைபடம்

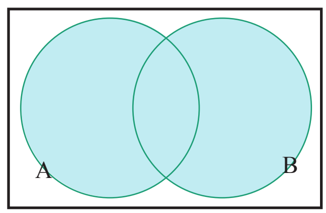


AND GATE இலத்திரனியல் சுற்று வரைபடம்

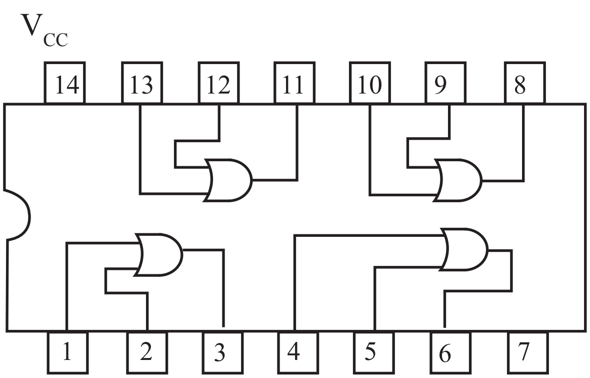
OR

A	B	A+B
0	0	0
0	1	1
1	0	1
1	1	1

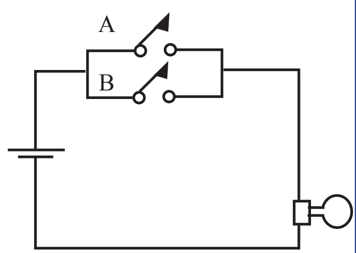
மெய்நிலை அட்டவணை



OR வாயிலின் (Gate) வரைபடப் பிரதிநிதித்துவம்



ஒருங்கிணைந்த சுற்றின் (IC - Integrated Circuit) PIN வரைபடம்

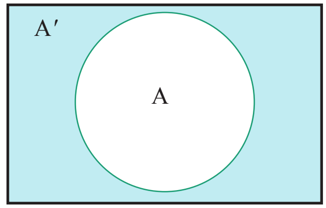


AND GATE இலத்திரனியல் சுற்று வரைபடம்

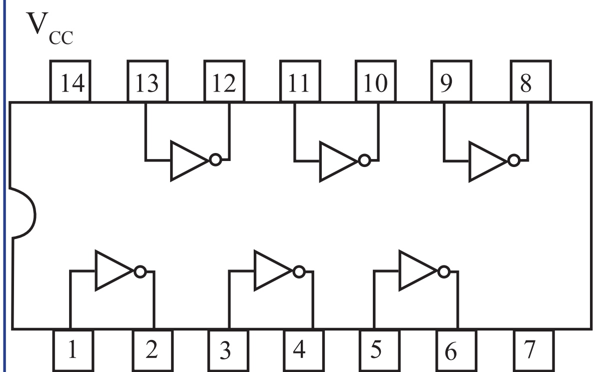
NOT

A	$\overline{A}$
0	1
1	0

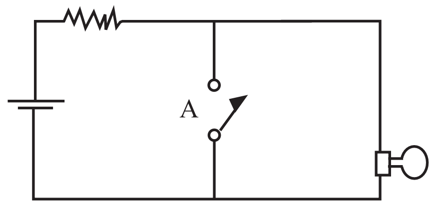
மெய்நிலை அட்டவணை



NOT வாயிலின் (Gate) வரைபடப் பிரதிநிதித்துவம்



ஒருங்கிணைந்த சுற்றின் (IC - Integrated Circuit) PIN வரைபடம்

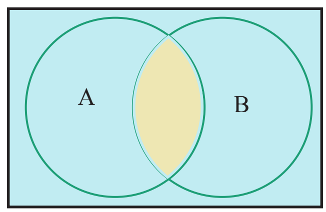


NOT GATE இலத்திரனியல் சுற்று வரைபடம்

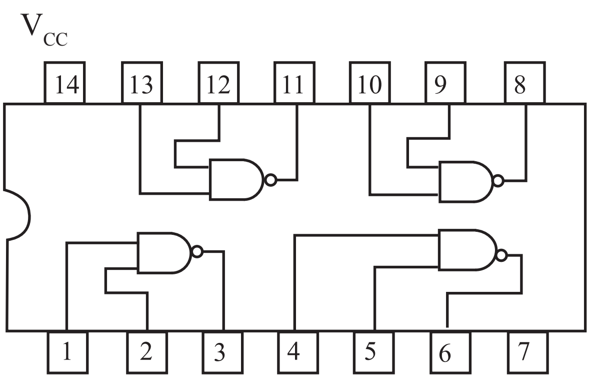
NAND

A	B	$\overline{A.B}$
0	0	1
0	1	1
1	0	1
1	1	0

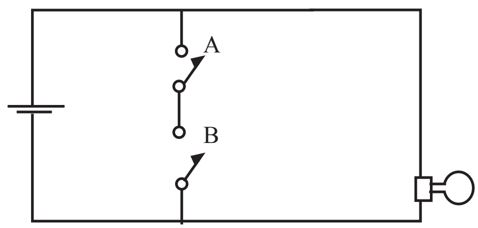
மெய்நிலை அட்டவணை



NAND வாயிலின் (Gate) வரைபடப் பிரதிநிதித்துவம்



ஒருங்கிணைந்த சுற்றின் (IC - Integrated Circuit) PIN வரைபடம்

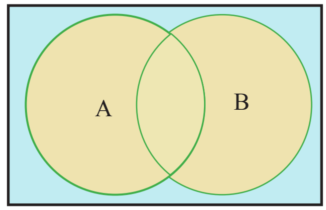


NAND இலத்திரனியல் சுற்று வரைபடம்

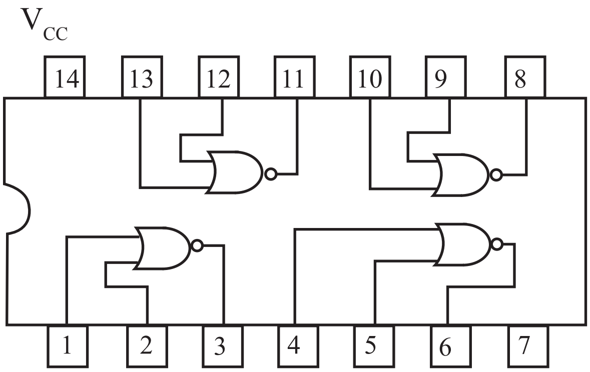
NOR

A	B	$\overline{A+B}$
0	0	1
0	1	0
1	0	0
1	1	0

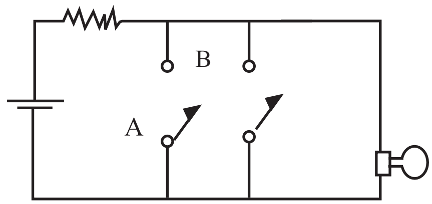
மெய்நிலை அட்டவணை



NOR வாயிலின் (Gate) வரைபடப் பிரதிநிதித்துவம்



ஒருங்கிணைந்த சுற்றின் (IC - Integrated Circuit) PIN வரைபடம்



NOR இலத்திரனியல் சுற்று வரைபடம்